

PCT/JP03/15948

12.12.03

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

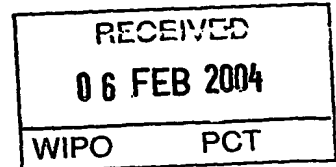
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日      2 0 0 2 年 1 2 月 1 3 日  
Date of Application:

出 願 番 号      特 願 2 0 0 2 - 3 6 3 1 2 8  
Application Number:  
[ST. 10/C]:      [ J P 2 0 0 2 - 3 6 3 1 2 8 ]

出 願 人      キヤノン株式会社  
Applicant(s):

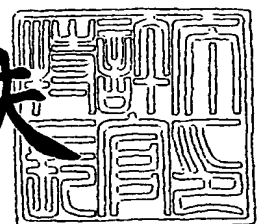


PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   1 月 2 2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

【書類名】 特許願  
【整理番号】 226571  
【提出日】 平成14年12月13日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 21/203  
H01L 27/10  
【発明の名称】 ナノ構造体、電子デバイス、及びその製造方法  
【請求項の数】 23  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内  
【氏名】 田 透  
【発明者】  
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内  
【氏名】 福谷 和彦  
【特許出願人】  
【識別番号】 000001007  
【氏名又は名称】 キヤノン株式会社  
【代表者】 御手洗 富士夫  
【代理人】  
【識別番号】 100065385  
【弁理士】  
【氏名又は名称】 山下 穰平  
【電話番号】 03-3431-1831

【選任した代理人】

【識別番号】 100122921

【弁理士】

【氏名又は名称】 志村 博

【電話番号】 03-3431-1831

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0213163

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ナノ構造体、電子デバイス、及びその製造方法

【特許請求の範囲】

【請求項1】 Alを主成分とした複数のシリンダーと、前記複数のシリンダーを取り囲むSi又は/及びGeを主成分としたマトリックス領域とを有する混合膜状のナノ構造体であって、

前記混合膜はSi又は/及びGeの総量が20 atomic %以上70 atomic %以下の割合で含まれており、前記シリンダーは規則配列しており、前記シリンダーの径が1 nm以上30 nm以下であり、且つ前記シリンダーどうしの間隔が30 nm以下であるナノ構造体。

【請求項2】 前記シリンダーの規則配列がハニカム配列である請求項1に記載のナノ構造体。

【請求項3】 前記混合膜中のSi又は/及びGeの合計の割合が25 atomic %以上65 atomic %以下である請求項1に記載のナノ構造体。

【請求項4】 前記混合膜中のSi又は/及びGeの合計の割合が30 atomic %以上60 atomic %以下である請求項3に記載のナノ構造体。

【請求項5】 前記シリンダーの平均径が2 nm以上8 nm以下である請求項1又は2に記載のナノ構造体。

【請求項6】 前記シリンダーの間隔が、10 nm以下である請求項1又は2に記載のナノ構造体。

【請求項7】 前記マトリックス領域は、非晶質のSiとGeを主成分に含むことを特徴とする請求項1から6のいずれか1項に記載のナノ構造体。

【請求項8】 前記マトリックス領域は、非晶質のSiであることを特徴とする請求項7に記載のナノ構造体。

【請求項9】 前記混合膜が基板上に形成されている請求項1又は2に記載のナノ構造体。

【請求項10】 前記基板上の一部に配線を有する請求項9に記載の電子デバイス装置。

【請求項11】 基板上にAlを優先的に成長させるための規則的領域を形

成し、その後 Si 又は / 及び Ge の総量が 20 atomic % 以上 70 atomic % 以下の割合で含まれた Al と Si 又は / 及び Ge とを主成分とした混合膜を形成して、直径が 1 nm 以上 30 nm 以下であり間隔が 30 nm 以下である Al を主成分とした複数のシリンダーと、前記複数のシリンダーを取り囲む Si 又は / 及び Ge を主成分としたマトリックス領域とを有する混合膜を作製する、混合膜状のナノ構造体の製造方法。

【請求項 12】 前記規則的領域が、ハニカム配列もしくはハニカム配列の一部のパターンを有する領域である請求項 11 に記載のナノ構造体の製造方法。

【請求項 13】 前記ハニカム配列もしくはハニカム配列の一部の領域が、グラファイト配列である請求項 12 に記載のナノ構造体の製造方法。

【請求項 14】 前記 Al を優先的に成長させる規則的領域が、Al を主成分とする突起である請求項 11 ～ 13 のいずれか 1 項に記載のナノ構造体の製造方法。

【請求項 15】 前記 Al を主成分とする突起が、Al を主成分とした膜の陽極酸化、及び Al の陽極酸化皮膜のエッチングにより作製された請求項 14 に記載のナノ構造体の製造方法。

【請求項 16】 前記混合膜の形成方法が、非平衡状態で物質を形成する成膜法である請求項 11 ～ 15 のいずれか 1 項に記載のナノ構造体の製造方法。

【請求項 17】 前記非平衡状態で物質を形成する成膜法がスパッタリング法である請求項 16 に記載のナノ構造体の製造方法。

【請求項 18】 前記非平衡状態で物質を形成する成膜において、基板温度が 200℃ 以下である請求項 16 に記載のナノ構造体の製造方法。

【請求項 19】 前記 Si 又は / 及び Ge の総量が 25 atomic % 以上 65 atomic % 以下の割合である請求項 11 に記載のナノ構造体の製造方法。

。 【請求項 20】 前記 Si 又は / 及び Ge の総量が 30 atomic % 以上 60 atomic % 以下の割合である請求項 11 に記載のナノ構造体の製造方法。

。 【請求項 21】 前記マトリックス領域が Si である請求項 11、19 又は 20

0に記載のナノ構造体の製造方法。

【請求項 22】 第1の材料と第2の材料を含み構成される構造体であって、該第1の材料を含み構成される柱状の部材が、該第2の材料を含み構成される領域に取り囲まれており、且つ該構造体には該第2の材料が、該第1の材料と第2の材料の全量に対して20 atomic %以上70 atomic %以下の割合で含まれており、且つ前記柱状の部材は予め設けられた成長開始部上に配置されていることを特徴とする構造体。

【請求項 23】 成長開始部を有する基板を用意する工程、該基板上に第1の材料を含み構成される柱状の部材と、第2の材料を含み構成され該柱状の部材を取り囲む領域とを有する構造体であって、該構造体に該第2の材料が、該第1の材料と第2の材料の全量に対して20 atomic %以上70 atomic %以下の割合で含まれるように該構造体を形成する工程を有することを特徴とする構造体の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、AlとSi又は／及びGeとを含む混合体からなるナノ構造体、電子デバイス、及びその製造方法に関するものである。本明細書において（Si，Ge）はSiもしくはGeもしくはSiとGeとを含む混合体を意味するものとする。特に、本発明はハニカム配列を有するのAlのシリンダーを（Si，Ge）のマトリックス領域内に規則的に形成した構造体に関するものである。

【0002】

【従来の技術】

近年、機能性材料及び機能デバイスへ応用されうるナノサイズの微細構造体及びその作製方法への関心が高まっている。

【0003】

こうした微細構造体の作製手法としては、フォトリソグラフィーなどの微細パターン形成技術を代表される半導体加工技術によって直接的に微細構造体を作製する手法が挙げられる。

## 【0004】

また、上述の半導体加工技術とは別に、材料の自己組織化現象あるいは自己形成化現象を利用する手法がある。即ち、自然に形成される規則的な構造をベースに、新規な微細構造体を実現しようというものである。

## 【0005】

この自己組織化現象あるいは自己形成化現象を利用する手法では、ミクロンオーダーは勿論、ナノオーダーの構造体を簡易に実現できる可能性があるため、多くの研究が行われ始めている。例えば、微粒子金属がお互いの電気あるいは磁氣的な相互作用により、自己組織的に分離することを利用して、ワイヤ状の金属微粒子集合体を形成する方法が、特許文献1に開示されている。

## 【0006】

また、規則的な細孔を形成する方法として陽極酸化アルミナ皮膜が挙げられる。陽極酸化アルミナ膜は多孔質な膜であり、細孔が膜表面に膜面から垂直方向に成長している（たとえば、非特許文献1等参照）。この多孔質酸化皮膜の特徴は直径が数nm～数100nmの極めて微細な細孔が、数10nm～数100nmの間隔でほぼ平行に配列するという特異的な幾何学的構造を有することにある。この細孔は、高いアスペクト比を有し、断面の径の一様性にも優れている。またこの細孔の直径および間隔は、陽極酸化の際の電流、電圧を調整することによりある程度の制御が可能である。

## 【0007】

また、Siの陽極化成法によりSi基板表面に微細な細孔を形成させる技術が一般的に知られている。この陽極化成は一般的にフッ酸溶液中で基板に正の電圧を印加してSiをエッチング除去しながら細孔が形成されていく。

## 【0008】

## 【特許文献1】

特開平10-321834号公報

## 【非特許文献1】

R.C.Furneaux, W.R.Rigby & A.P.Davidson NATURE Vol.337 P147(1989)

## 【0009】

**【発明が解決しようとする課題】**

上述のように微細構造体に関して種々の研究が行われているものの、よりサイズが小さく、且つ制御された新規な微細構造体やその製造方法の確立が求められていた。

**【0010】**

例えば、陽極酸化アルミナ皮膜においては細孔径は若干10nmを下回るものの、細孔間隔は10nmより大きくなるのが一般的であり、またそのようなサイズで規則的な構造を作製することは非常に困難であった。

**【0011】**

また、Siの陽極化成では細孔は枝分かれしやすく、また基板も限られたものであった。またナノサイズの規則的な細孔を得ることは困難であった。またその細孔中へ金属などを充填することは困難であった。

**【0012】**

そこで、本発明の目的は、ナノ構造体の提供、及びその製造方法を提供することにある。特に10nmのサイズを下回る規則的な構造を有するナノ構造体の作製方法を提供することにある。

**【0013】****【課題を解決するための手段】**

本発明のナノ構造体は、Alを主成分とした複数のシリンダーと、前記複数のシリンダーを取り囲むSi又は/及びGeを主成分としたマトリックス領域とを有する混合膜状のナノ構造体であって、

前記混合膜はSi又は/及びGeの総量が20atomic%以上70atomic%以下の割合で含まれており、前記シリンダーは規則配列しており、前記シリンダーの径が1nm以上30nm以下であり、且つ前記シリンダーどうしの間隔が30nm以下であるナノ構造体である。

**【0014】**

また本発明のナノ構造体の製造方法は、基板上にAlを優先的に成長させるための規則的領域を形成し、その後Si又は/及びGeの総量が20atomic%以上70atomic%以下の割合で含まれたAlとSi又は/及びGeとを

主成分とした混合膜を形成して、直径が1 nm以上30 nm以下であり間隔が30 nm以下であるAlを主成分とした複数のシリンドーと、前記複数のシリンドーを取り囲むSi又は/及びGeを主成分としたマトリックス領域とを有する混合膜を作製する、混合膜状のナノ構造体の製造方法である。

#### 【0015】

本発明に係るAl-(Si, Ge)混合膜状のナノ構造体の製造方法は、前記混合膜をAlが(Si, Ge)と比較して優先的に成長もしくは付着する規則的な領域を、基板上にあらかじめ作製しておくものである。

本発明において、(Si, Ge)と表記した場合にはSi、もしくはGe、もしくはSiとGeの混合物( $\text{Si}_x\text{Ge}_{1-x}$  ( $0 < x < 1$ ))を表すものとする。

#### 【0016】

以下、本発明を成すに至った経緯について説明する。

#### 【0017】

本発明者らは、Alを用いた微細構造体に関して研究を進めていたところ、下記のような知見に至った。

#### 【0018】

即ち、基板上にAlの膜を形成する際に、(Si, Ge)を添加したところ所定条件下では自己形成的に柱状構造のAlが形成される場合があることを見出したのである。

#### 【0019】

また、Al成長しやすい個所に選択的にAl柱状構造を成長されられることも見出した。そこで、本発明者らは上記知見に基づき鋭意研究を進め、本発明を成すに至った。

#### 【0020】

本発明におけるAl-(Si, Ge)混合体は、種々の母材や様々なデバイスとして応用が考えられ、例えば単電子トランジスタや単電子メモリなど様々な量子電子デバイスに適用できる。また、Alは超伝導体であり、微細な超伝導のシリンドーやシリンドー同士の微小な間隔を利用すれば、超伝導ジョセフソン素子や量子コンピューティング素子への応用も可能である。

## 【0021】

また、本発明における Al-(Si, Ge) 混合体を、別の基板あるいは基板上の膜を加工する目的で、ドライエッチング用あるいはウェットエッチング用マスクとして使用することもできる。

また、本発明に係る構造体は、第1の材料と第2の材料を含み構成される構造体であって、該第1の材料を含み構成される柱状の部材が、該第2の材料を含み構成される領域に取り囲まれており、且つ該構造体には該第2の材料が、該第1の材料と第2の材料の全量に対して 20 atomic % 以上 70 atomic % 以下の割合で含まれており、且つ前記柱状の部材は予め設けられた成長開始部上に配置されていることを特徴とする。

また、本発明に係る構造体に製造方法は、成長開始部を有する基板を用意する工程、該基板上に第1の材料を含み構成される柱状の部材と、第2の材料を含み構成され該柱状の部材を取り囲む領域とを有する構造体であって、該構造体に該第2の材料が、該第1の材料と第2の材料の全量に対して 20 atomic % 以上 70 atomic % 以下の割合で含まれるように該構造体を形成する工程を有することを特徴とする。成長開始部とは、当該部分の上には少なくとも該柱状の部材が形成されるものであり、凸部あるいは突起形状を有している。

## 【0022】

## 【発明の実施の形態】

以下、本発明の実施形態について図面を用いて詳細に説明する。

## 【0023】

## (ナノ構造体の構成)

図1(a)は、本発明に係るナノ構造体の斜視図である。また、図1(b)は本発明の膜を上部から見た平面図である。図1において、11は Al-(Si, Ge) ナノ構造体であり、12はシリンダーを取り囲む (Si, Ge) を主成分とするマトリックス領域であり、13は Al を主成分とするシリンダーであり、14は基板である。

## 【0024】

基板14上に形成された、膜状の Al-(Si, Ge) ナノ構造体11は、そ

の全量に対するSiとGeの合計の割合が20 atomic %以上70 atomic %以下である。好ましくは、25 atomic %以上65 atomic %以下、さらに好ましくは30 atomic %以上60 atomic %以下である。なお、Si+Geの割合が上記範囲内であれば、マトリックス領域12内にシリンドー13が分散したAl-(Si, Ge)混合膜が得られる。

#### 【0025】

上記割合 (atomic %) とは、例えば誘導結合型プラズマ発光分析法でAl-(Si, Ge) 混合膜中のSi、GeとAlの量を定量分析したときの値である。wt %を単位として用いる場合には、例えば、20 atomic %以上70 atomic %以下とは20.65 wt %以上70.84 wt %以下となる (Alの原子量を26.982、Siの原子量を28.086として換算している)。

#### 【0026】

なお、SiとAlとGeの全量に対するSiとGeの総量の割合とは、モル比で  $(Si + Ge) / (Si + Ge + Al) \times 100$  で表される値のことである。つまり、Si+Ge+Alを100 atomic %としたときに、その中のSi+Geの割合である。

#### 【0027】

Alを主成分シリンドー13の組成は、Alを主成分とするが、柱状構造の微細構造体を得られていれば、Si、Ge、酸素、アルゴン、窒素、水素などの他の元素を含有していてもよい。

#### 【0028】

また、シリンドーの周囲を取り囲んでいる (Si, Ge) 領域部の組成は、SiやGeを主成分とするが、Alを主成分とする柱状構造の微細構造体の周囲を囲んでさえいれば、Al、酸素、アルゴン、窒素、水素などの各種の元素を含有してもよい。

#### 【0029】

なお、マトリックス領域12は、非晶質、あるいは微(多)結晶を用いることができる。但し、前記マトリックス領域12が非晶質 (Si, Ge) である方が

絶縁性と言う観点からは好ましい。その理由は、非晶質(Si, Ge)とすることで結晶質Si、Geに比べて、バンドギャップが増加し、シリンドーを隔てる母体材料の電氣的な絶縁性が向上するからである。

#### 【0030】

なお、ここで用いている混合体とは、マトリックス領域とその中にシリンドーが成長している状態を示している。

#### 【0031】

A1を含むシリンドー13は、膜上面から見たその平面形状は円形、あるいは楕円形である。勿論、マトリックス12に前記シリンドー13が適度に分散していれば、任意の形状であってもよい。

#### 【0032】

本発明に係るナノ構造体におけるシリンドーの径としては、平均径が1nm以上30nm以下、好ましくは1nm以上15nm以下、さらに好ましくは2nm以上8nm以下であるのがよい。なお、楕円等の場合は、最も長い外径部が、上記範囲内であればよい。ここで平均径とは、例えば、実際の膜表面のSEM写真(約100nm×100nmの範囲)で観察されるA1部分をコンピュータで画像処理して、そのA1部分を楕円と仮定したとき、長軸として導出される長さの平均値である。

#### 【0033】

また、シリンドーの平均直径は(Si, Ge)の総量が大きいほど小さくなる傾向があり、また(Si, Ge)の総量が同じ場合にはSiの比率が大きい方が微細なシリンドーとなる。したがって、(Si, Ge)の総量、又はマトリックス領域にSiとGeの混合物を用いる場合にはSiの比率を制御することでシリンドーの直径を制御可能である。

#### 【0034】

ところで、ナノメートルサイズのナノ構造体(概ねサブnm～100nmの範囲)においては、ある特徴的な長さ(平均自由工程等)より小さいサイズとなることで、特異な電氣的、光学的、化学的性質を示すことがある。このような観点から、機能性材料としてナノ構造体は有用であり、本発明に係るナノ構造体にお

いても、当該混合体を構成するシリンダーの径が1 nm以上30 nm以下、特に15 nm以下である場合には、ナノ構造体として種々の利用が可能である。

#### 【0035】

また、複数のシリンダー13の間隔、即ち中心間距離は、30 nm以下、好ましくは15 nm以下、より好ましくは10 nmであるのがよい。

もちろん、間隔はシリンダーどうしが接触しない間隔は有する。複数のシリンダー13の間隔は後述するシリンダー成長点としての規則的領域を設けることで制御可能である。

#### 【0036】

たとえば、柱状構造をした前記A1シリンダーの径が1～15 nmであり、かつ、前記A1シリンダーの間隔が7～30 nmであり、かつ、前記A1シリンダーの高さと径の比、すなわちアスペクト比が0.1～100000であり、かつ、前記A1シリンダーが基板に対してほぼ垂直である微細構造体などが挙げられる。

#### 【0037】

また、シリンダー13の基板断面からみた形状は、図1(a)のように長方形形状でも良いし、正方形や台形など形状が可能である。シリンダーの長さとしては、1 nm～100  $\mu$ mの範囲で適用できる。

#### 【0038】

特に、シリンダーの径が例えば1～15 nmであり、その中心間距離が10 nm～20 nmである場合に、長さを1 nm～数 $\mu$ mの範囲で制御する場合を考える。長さが数nm～数十nmのとき（長さと径の比が低いとき）、シリンダー1はアルミニウム量子ドット（0次元）として作用し、それよりも大きい場合はアルミニウム量子細線（1次元）として作用する。

#### 【0039】

また、前記アルミニウム含有のシリンダー13は、図1(b)に示されているように（Si, Ge）を主成分とするマトリックス12により互いに分離されている。即ち、複数の柱状構造が（Si, Ge）領域中に分散している。

#### 【0040】

シリンダー 13 は、特定方向に整列しているのがよい。図 1 (a) に示すように、特に基板に対して垂直方向に整列しているのがよい。

#### 【0041】

シリンダー 13 は、特定の規則的配列しているのがよい。これは応用上も重要なことである。即ち規則的な構造であるがゆえに、シリンダーの大きさが均一化され、物性などの制御性が高められる。また規則的なためシリンダー間の距離も均一になり、シリンダー間の電子のトンネル障壁なども一定になってくる。

#### 【0042】

基板 14 としては、特に限定されるものではないが、石英ガラスやプラスチックなどの絶縁性基板、シリコン基板、ゲルマニウム基板、ガリウム砒素、あるいはインジウム燐などの半導体基板、あるいは支持部材としての基板上に混合膜が形成できるのであれば、フレキシブルな基板（例えばポリイミド樹脂など）も用いることができる。さらには、支持基板上に一層以上の膜が形成されているものを使用してもかまわない。

#### 【0043】

(ナノ構造体の作製方法)

図 2 を用いて、本発明に係るナノ構造体の作製方法について説明する。ここでは、A1 を優先的に成長させる規則的領域すなわちシリンダー成長点として A1 ドットの例を示す。なお、図 2 において、14 が基板、21 がシリンダー成長点である。

#### 【0044】

シリンダー成長点 21 は A1 を優先的に成長させる規則的領域であれば形状の差異や材料の差異など用いることができる。最も有効な方法は A1 シリンダーを成長させる部分に A1 を主成分とするドットをあらかじめ形成しておくことである。

#### 【0045】

シリンダー成長点 21 の配列としては、所望するシリンダー配列と一致していることが最も効果的であるが、そのような成長点を形成するのが困難である場合には、所望するシリンダー配列の一部であっても効果が認められる。例えばハニ

カム状のシリンダー配列を得たい場合には、ハニカム配列が一部欠損した図3 (a) に示したグラファイト配列が利用可能である。図3 (b) に示すように、このようにシリンダー成長点21を起点としてシリンダー33が形成されるとともに、シリンダー成長点21を形成しない箇所からもシリンダー32が成長する。これは材料の自己組織化作用によるものである。ただし、この場合には成長点におけるシリンダーと自己組織的に発生したシリンダーでは若干径が異なるなどの差異が認められる場合がある。シリンダー成長点21の配列はハニカム配列である必要性はなく、正方配列や長方配列なども用いることが可能であるが、この場合にはアスペクト比の高いシリンダーを得ることは難しくなる。

#### 【0046】

このような成長開始点を作製する手法としてはSPM法によりA1表面の一部を酸化させ、酸化させないポイントをシリンダー成長点21とすることも可能であるが、より効率的にはナノインプリントや陽極酸化法を用いる方法が挙げられる。例えば、図4に示した様にA1膜42を基板上で陽極酸化して適度な時点で陽極酸化を終了すると、基板表面にはA1が酸化されなかった部分46がグラファイト配列で残留することになる(図4 (b))。酸化された陽極酸化皮膜をエッチング除去することにより(図4 (c))、基板上にグラファイト配列したA1ドット46が形成される(図4 (d))。これをシリンダー成長点21としてシリンダーを作製すると、自己組織作用も働いてハニカム配列になる。ここで重要なことは元のA1の陽極酸化膜における細孔の密度より、シリンダーの密度の方が3倍大きいということである。

#### 【0047】

ここでは成膜法として、非平衡状態で物質を形成する成膜法であるマグネトロンスパッタリング法により、A1-(Si, Ge)混合膜を形成した例について述べる。

#### 【0048】

原料としてのターゲットは、図7に示すように、A1のターゲット基板上にSiチップやGeチップを配することで達成される。SiチップあるいはGeチップは、複数に分けて配置出来るが、勿論これに限定されるものではない。また、

所定量のAlと(Si, Ge)との粉末を焼成して作製したAl-(Si, Ge)焼成物を成膜のターゲット材として用いることもできる。このようなターゲットを用いることにより、膜組成のばらつきの少ない、均質な膜を形成することが可能となる。

#### 【0049】

また、Alターゲット、Siターゲット、Geターゲットを別々に用意し、同時に各々のターゲットをスパッタリングする方法を用いても良い。

#### 【0050】

形成される膜中の(Si, Ge)の合計総量は、Alと(Si, Ge)の全量に対して20 atomic %以上70 atomic %以下であり、好ましくは25 atomic %以上65 atomic %以下、さらに好ましくは30 atomic %以上60 atomic %以下である。

#### 【0051】

また、基板温度としては300℃以下であり、好ましくは200℃以下であるのがよい。また、より好ましくは室温あるいはそれ以下でも構わない。(Si, Ge)の合計量が斯かる温度範囲内で作製されれば、(Si, Ge)領域内にシリンドーが分散したナノ構造体が得られる。300℃以下の基板温度でAl-(Si, Ge)を非平衡状態で物質を形成する成膜法で形成することにより、作製されたAl-(Si, Ge)混合膜は、Alと(Si, Ge)が共晶型組織と類似の組織となり、Alが数nmレベルのナノシリンドーを形成し、(Si, Ge)領域と自己形成的に分離する。ここで共晶と類似の述べたのは、(Si, Ge)はアモルファスである場合が多く、結晶として存在しているとは限らないからである。また、いわゆる共晶点より組成は(Si, Ge)が多く含まれていることも本発明には重要である。また、少なくとも200℃以上の試料温度でAl-(Si, Ge)を成膜すると、作製されたAl-(Si, Ge)混合膜は、Al-(Si, Ge)が200℃以下で形成される構造より、より安定な界面の面積が少ない大きな結晶へと成長を始め、数nmレベルのナノシリンドーを形成しない。

#### 【0052】

Al-(Si, Ge)混合体の(Si, Ge)の総量は、例えばAlターゲット上に置くSiチップあるいはGeチップの量を変えることや、AlとAl-(Si, Ge)の粉末の混合量を変えて作製したターゲットを用いることにより制御できる。

#### 【0053】

非平衡状態で成膜を行う場合、特にスパッタリング法の場合は、アルゴンガスを流したときの反応装置内の圧力は、0.2~1Pa程度がよい。しかし、特に、これに限定されるものではなく、アルゴンプラズマが安定に形成される圧力であればよい。

#### 【0054】

基板14としては、例えば石英ガラスをはじめとする絶縁体基板やシリコンやガリウム砒素をはじめとする半導体基板などの基板や、これらの基板の上に1層以上の膜を形成したものが挙げられる。なお、アルミニウムのナノシリンドラーの形成に不都合がなければ、基体の材質、厚さ、機械的強度などは特に限定されるものではない。また、基板の形状としては平滑な板状のものに限らず、曲面を有するもの、表面にある程度の凹凸や段差を有するものなどが挙げられるが、アルミニウムのナノシリンドラーに不都合がなければ、特に限定されるものではない。

#### 【0055】

非平衡状態で物質を形成する成膜法は、スパッタリング法が好ましいが蒸着法(抵抗加熱蒸着、電子ビーム蒸着等)、イオンプレーティング法をはじめとする任意の非平衡状態で物質を形成する成膜法が適用可能である。なお、スパッタリング法、蒸着法(抵抗加熱蒸着、電子ビーム蒸着等)、イオンプレーティング法等はPVD法と呼ばれる。

#### 【0056】

また、成膜のやり方としては、Al、(Si, Ge)を同時に形成する同時成膜プロセスを用いても良いし、Al、(Si, Ge)を数原子層ずつ積層する積層成膜プロセスを用いてもかまわない。

#### 【0057】

(半導体メモリの構成)

図6にAl-(Si, Ge)混合体を用いた、単電子メモリの模式図を示す。図6のようにアルミニウムを量子ドット(アイランド)とすることで、量子ドットに蓄積された電荷の影響によりチャネル部分の電気的特性を制御することができる。また、量子ドットには長い時間電荷を蓄積できるので、電源も切っては情報が消えない不揮発性メモリを形成できる。なお、図中61は基板、62は絶縁体(例えば酸化シリコン)、63はAl-(Si, Ge)混合体、64はドレイン、65はゲート絶縁物、66はゲート電極、67はソースである。

#### 【0058】

ここで示した単電子メモリについては、例えば「ナノテクノロジーのすべて」( (株) 工業調査会) の114頁から117頁などに記載されている。

#### 【0059】

このようにAl-(Si, Ge)構造体を応用することで、量子効果を利用した単電子メモリ、あるいは同様な原理を用いて、単電子トランジスタなどとしても利用することができる。

#### 【0060】

また図示はしないがAlの超伝導特性を用いてジョセフソン素子なども作製可能である。

#### 【0061】

本実施例は、「半導体基板上に絶縁膜を介して上述したナノ構造体を有し、該ナノ構造体上に絶縁膜を介して制御電極を有する電子デバイス装置」としてとらえることができる。

#### 【0062】

また、本発明は、量子ドットや量子細線などのアルミニウムのナノシリンダーをさまざまな形態で応用することを可能とするものであり、その応用範囲を著しく広げるものである。本発明における構造体は、それ自体機能材料として使用可能であるが、さらなる新規なナノ構造体の母材、鋳型、などとして用いることもできる。

#### 【0063】

#### 【実施例】

以下、本発明の実施例について図面を用いて説明する。

#### 【0064】

##### (実施例1)

本発明のナノ構造体、及びその製法について図4及び図5を用いて説明する。  
なお、図4、図5において、41が基板で、42がAl膜、43が陽極酸化における開始点、44が陽極酸化皮膜、45が細孔、46が残留Al部分、51がシリンダー成長点、52がAl-Si混合膜、53がSiマトリックス領域、54がシリンダー成長点51を起点として形成されたシリンダー、55が材料の自己組織化により形成されたシリンダーである。

#### 【0065】

##### <Al成膜>

Si基板41上に、RFマグネトロンスパッタリング法を用いて、Al膜42を30nm成膜する。そしてFIB法(Focused Ion Beam)を用いてAl膜42の表面に約15nm間隔でハニカム配列の微小な凹部を図4(a)に示した様に形成する。この凹部は陽極酸化の細孔の開始点43として機能する。

#### 【0066】

##### <陽極酸化>

Al膜42を表面から陽極酸化する。陽極酸化は硫酸5mol/lの溶液を用い、陽極酸化電圧は6Vで行う。陽極酸化の終了は陽極酸化電流が若干下がったところで行う。陽極酸化後にはAl膜は図4(b)に示した様に基板表面にまで酸化される。ただし細孔底部は基板表面まで酸化されるが、細孔と細孔の間の部分の底部には陽極酸化されない残留Al部分46が形成される。

#### 【0067】

##### <エッチング>

陽極酸化後は試料をクロム酸とリン酸の混合液に浸すことによって酸化層のエッチングを行う。このエッチングにより陽極酸化アルミナ皮膜が溶解し、基板上には図4(c)に示した様に残留Al部分46が剥き出しになる。この残留Al部分46は細孔同士の3重点の位置で盛り上がった構造をしている。またこの残留Al部分46の配列は図4(d)に示した様に、グラファイト配列になってい

る。この工程により、残留 Al 部分 46 の頂点同士の間隔はアルミナ皮膜の細孔間隔の約 60% 程度短くなる。

#### 【0068】

##### <AlSi 成膜>

AlSi 成膜の前にスパッタ装置内で残留 Al 部分 46 の表面に形成されている Al 酸化物を除去するために逆スパッタを行う。その結果、図 5 (a) に示した様に残留 Al 部分 46 が縮小され、Al が表面に出た状態のシリンドー成長点 51 が形成される。

#### 【0069】

そして、Al と Si の混合ターゲットにより AlSi 混合膜 52 を成膜する。ここで、混合ターゲットの組成は Al<sub>60</sub>Si<sub>40</sub> の混合比のものを用い、得られる膜もほぼ同様の組成となる。AlSi 混合膜混合膜を約 200 nm 形成する。スパッタ条件は、RF 電源を用いて、Ar 流量: 50 sccm、放電圧力: 0.7 Pa、投入電力: 300 W とした。また、基板温度は室温とした。

#### 【0070】

その結果、図 5 (b)、(c) に示したように AlSi 混合膜 52 にはアモルファス Si を主成分とする Si マトリックス 53 と Si マトリックス 53 中に基板垂直方向に成長した Al を主成分とシリンドー 54、55 が成長している。ここでシリンドー 54 はシリンドー成長点 51 から成長したシリンドーであり、シリンドー 55 はシリンドー成長点 51 からではなく自己組織的に成長したシリンドーである。図 5 (c) は図 5 (b) の C-C 線を切る断面図である。

#### 【0071】

シリンドーの直径は平均約 5 nm であり、シリンドーの平均間隔は約 8 nm であった。

#### 【0072】

なお、ここではターゲットとして、混合ターゲットではなく Al ターゲット上に Si チップを載せたターゲットを用いても組成比が所望の値になれば良い。

#### 【0073】

さらに、ここではスパッタリング法として RF スパッタリング法を用いたが、

これに限定されるものではなく、ECRスパッタリング法、DCスパッタリング法、イオンビームスパッタリング法でよい。さらに、スパッタリング条件は装置に依存しており、これに限定されるものではない。

#### 【0074】

(比較例)

また、比較試料Aとして、AlSi成膜の条件だけ変化させた。混合ターゲットの組成はAl<sub>85</sub>Si<sub>15</sub>の混合比のものをを用い、スパッタ条件はRF電源を用いて、Ar流量: 50 sccm、放電圧力: 0.7 Pa、投入電力: 300 Wとした。また、基板温度は室温とした。FE-SEM (電界放出走査型電子顕微鏡) にて、比較試料Aを観察した。基板真上方向から見た表面の形状は、Al部分は円形状にはなっておらず、各々のAl部分は、連続的につながったような構造を形成した。即ち、AlのシリンダーがSi領域内に分散した微細構造体となっていなかった。さらに、その大きさ(長さ)は20 nmを遥かに超えていた。また、断面をFE-SEMにて観察した所、Al部分の幅は柱状にはなっておらず、数十 nmを超える大きな塊を形成していた。

#### 【0075】

さらに、比較試料Bとして、ガラス基板上に、混合ターゲットの組成はAl<sub>23</sub>Si<sub>75</sub>の混合比のものをを用いた。そしてターゲット組成比とほぼ同じ組成比を有する混合膜を約200 nm形成した。ここでスパッタ条件は、RF電源を用いて、Ar流量: 50 sccm、放電圧力: 0.7 Pa、投入電力: 300 Wとした。また、基板温度は室温とした。FE-SEMにて、比較試料Bを観察した。基板真上方向から見た試料表面には、Al部分を観察することができなかった。また、断面をFE-SEMにて観察しても、明確なAl部分を観察することができなかった。

#### 【0076】

このように、以上の比較例をSiとGeの混合組成やGeのみで行っても同様な結果であった。AlとSiとGeの全量に対するSiとGe含有量を、少なくとも20 atomic %以上70 atomic %以下に調整することで、(Si, Ge) 中にAlのナノシリンダーを形成することが可能であり、また、直線性

に優れた Al 細線の作製が可能になる。

#### 【0077】

さらに、比較試料 C として、Si 基板上に、組成 Al<sub>60</sub>Si<sub>40</sub>の混合比のターゲットを用いて混合膜を約 200 nm 形成した。ここで、基板温度は 220℃とした。FE-SEM にて、比較試料 C を観察した。基板真上方向から見た試料表面には、円形あるいは楕円形をしたアルミニウムを確認することができなかった。つまり、Al のナノシリンダーを確認することができなかった。即ち、基板温度が高すぎると、より安定な状態に変化してしまうため、図 1 や図 3 に示したような Al のナノシリンダーを形成する膜成長ができていないと思われる。

#### 【0078】

##### (実施例 2)

実施例 1 と同様にナノ構造体を作製した。ただし、Al-Si の組成比において Si の含有率を 20% から 70% まで 5% おきに作製した。

#### 【0079】

FE-SEM にて、試料を観察した結果、Si の含有率が 25% 以下では Al シリンダーの直径が 10 nm 程度あり、また一部シリンダー同士が近すぎる個所が見出された。また、Si の含有率が 60% 以上ではシリンダー成長点の部分では Al シリンダーが成長しているものの、一部欠損が見られた。また、自己組織化作用で形成されるはずのシリンダー 55 は欠損が多かった。

#### 【0080】

以上の様に Si の含有率が 20% ~ 70% までシリンダー形成を起こすが、Si の含有率が 30% ~ 60% であることが、所望のシリンダー形成には有効である。

#### 【0081】

##### (実施例 3)

実施例 1 と同様にナノ構造体を作製した。ただし、シリンダー成長点の間隔は 20 nm 程度に広げ、Al-Si の組成比において Si に Ge を添加していった。ここで、Al の含有率は 60% であり、Ge / (Si + Ge) の比率を 0 ~ 100% まで 20% おきに变化させた。

## 【0082】

FE-SEMにて、試料を観察した結果、Geの含有率が多くなるとAlシリンダーの直径が20nm程度まで大きくなり、一部のシリンダーでは30nm近いものも見出された。

## 【0083】

またGeを用いた場合でもマトリックスはアモルファス状態であった。

## 【0084】

以上の様にGeを添加していてもAlのシリンダーを形成できること、また比較的サイズの大きなシリンダーを形成したい場合にはGeの含有率を大きくし、小さなシリンダーを作製する場合にはSiの含有率を大きくした方が良いことが分かった。

## 【0085】

## 【発明の効果】

以上説明したように、本発明によれば、(Si, Ge)のマトリックス内にナノレベルのアルミニウムを主成分としたシリンダーが規則的に分散した微細構造体、及びその製造方法を提供することができる。

## 【0086】

このナノ構造体により、より制御されたナノ電子デバイスなど作製が可能となる。

## 【図面の簡単な説明】

## 【図1】

(a)は本発明に係るナノ構造体の斜視図、(b)は本発明に係るナノ構造体の一例を上面から見た平面図である。

## 【図2】

本発明のナノ構造体の製造方法の一例を示す図である。

## 【図3】

本発明のナノ構造体の一例を示す図である。

## 【図4】

本発明のナノ構造体の作製工程を示す図である。

## 【図5】

本発明のナノ構造体の作製工程を示す図である。

## 【図6】

本発明に係るAl-(Si, Ge)混合体を用いた単電子メモリの模式図である。

## 【図7】

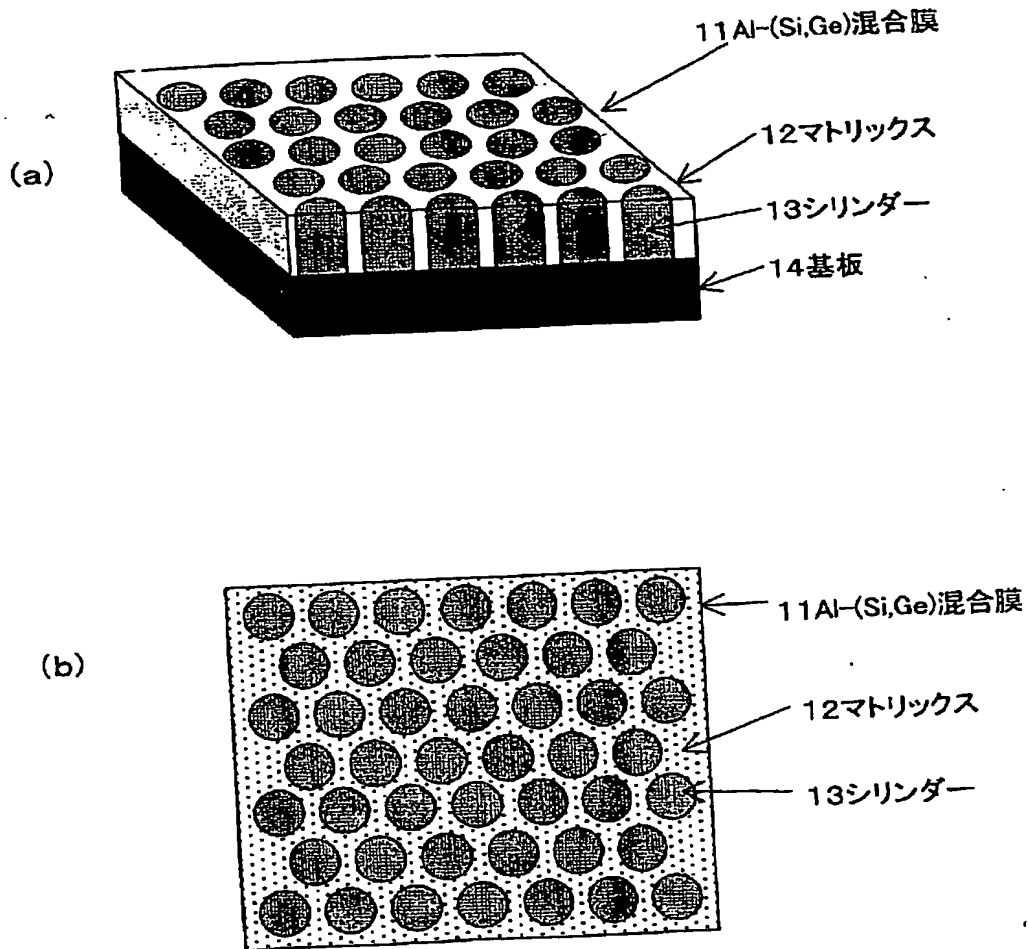
本発明のナノ構造体の作製方法を示す図である。

## 【符号の説明】

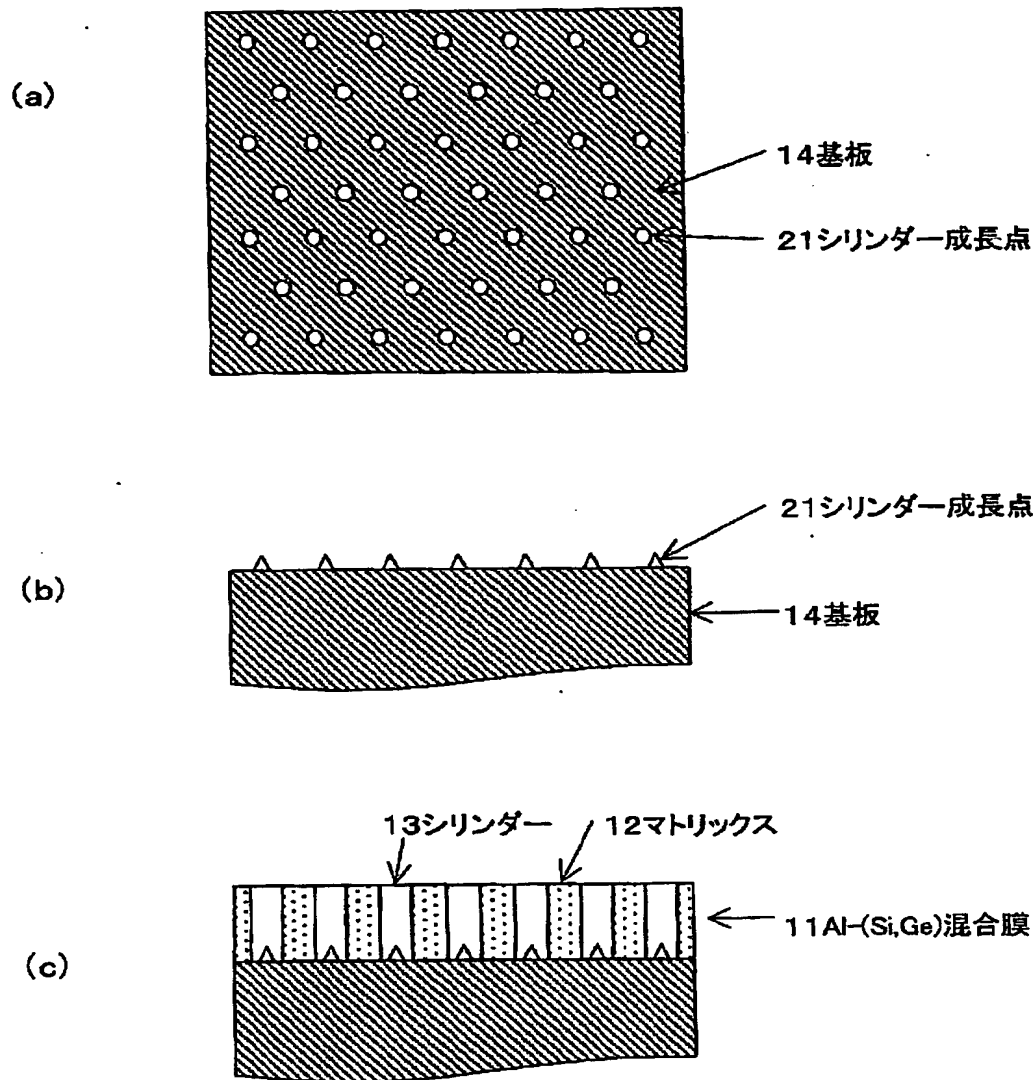
- 11 Al-(Si, Ge)混合膜
- 12 マトリックス
- 13、32、33、54、55 シリンダー
- 14、41、61 基板
- 21、31、51 シリンダー成長点
- 42 Al膜
- 43 開始点
- 44 陽極酸化皮膜
- 45 細孔
- 46 残留Al部分
- 52 Al-Si混合膜
- 53 Siマトリックス
- 62 絶縁体
- 63 アルミニウムシリコンゲルマニウム混合体
- 64 ドレイン
- 65 ゲート絶縁物
- 66 ゲート電極
- 67 ソース

【書類名】 図面

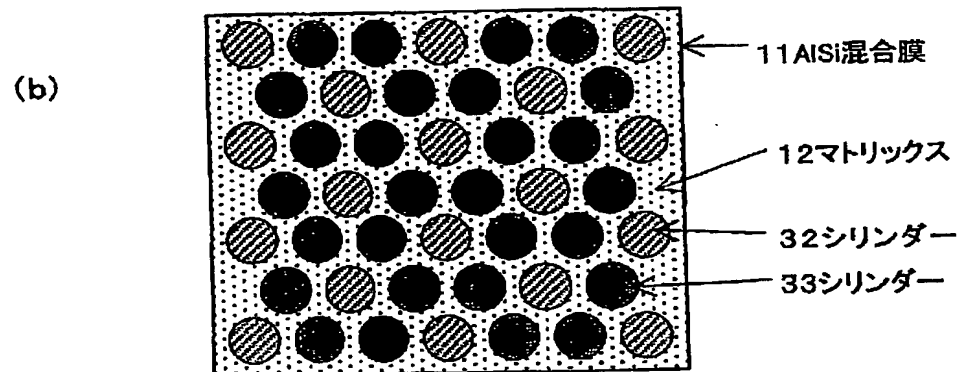
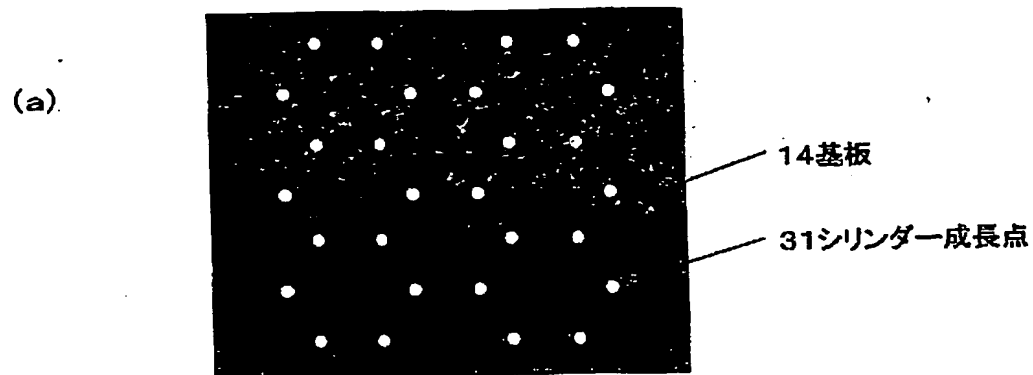
【図 1】



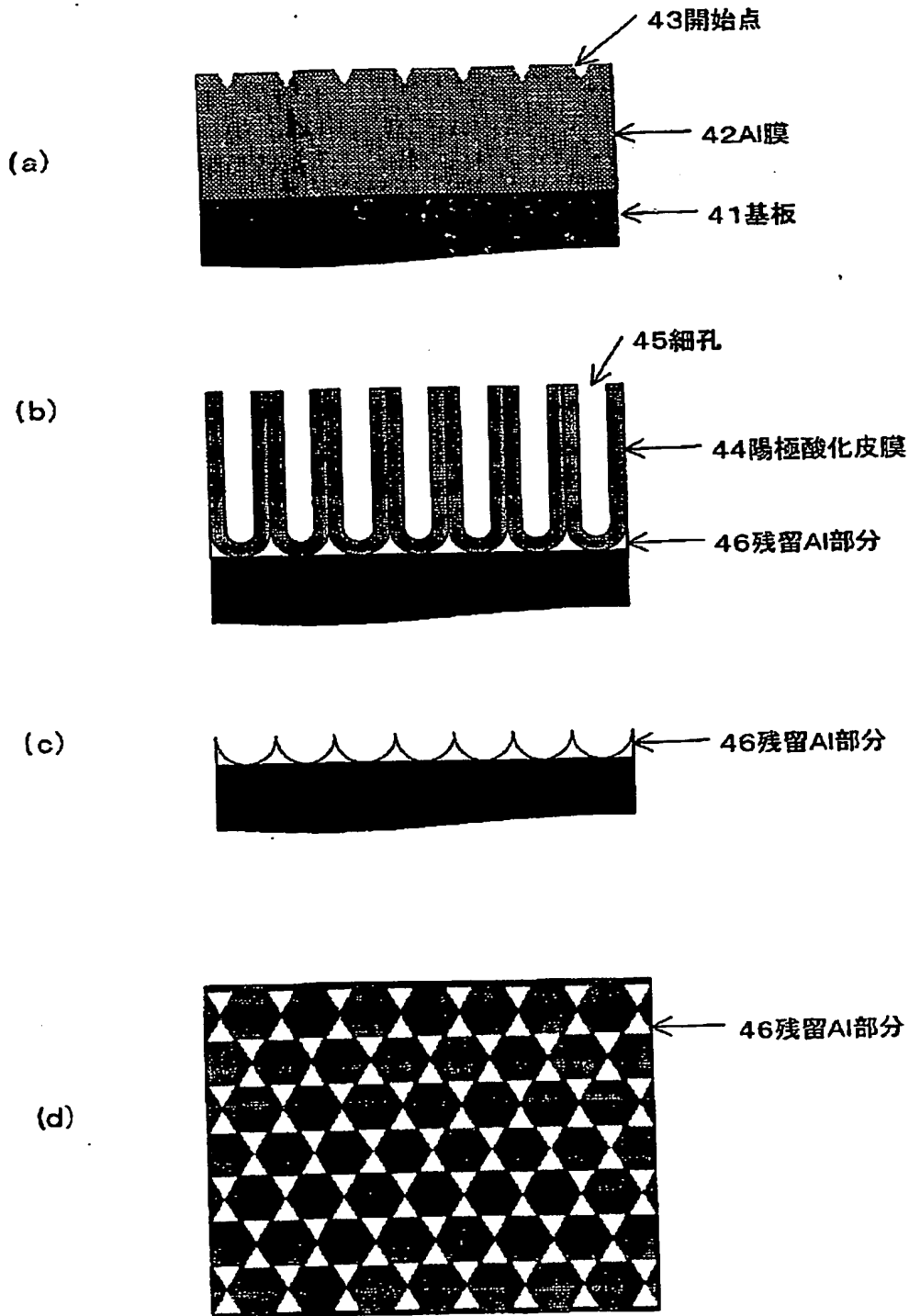
【図 2】



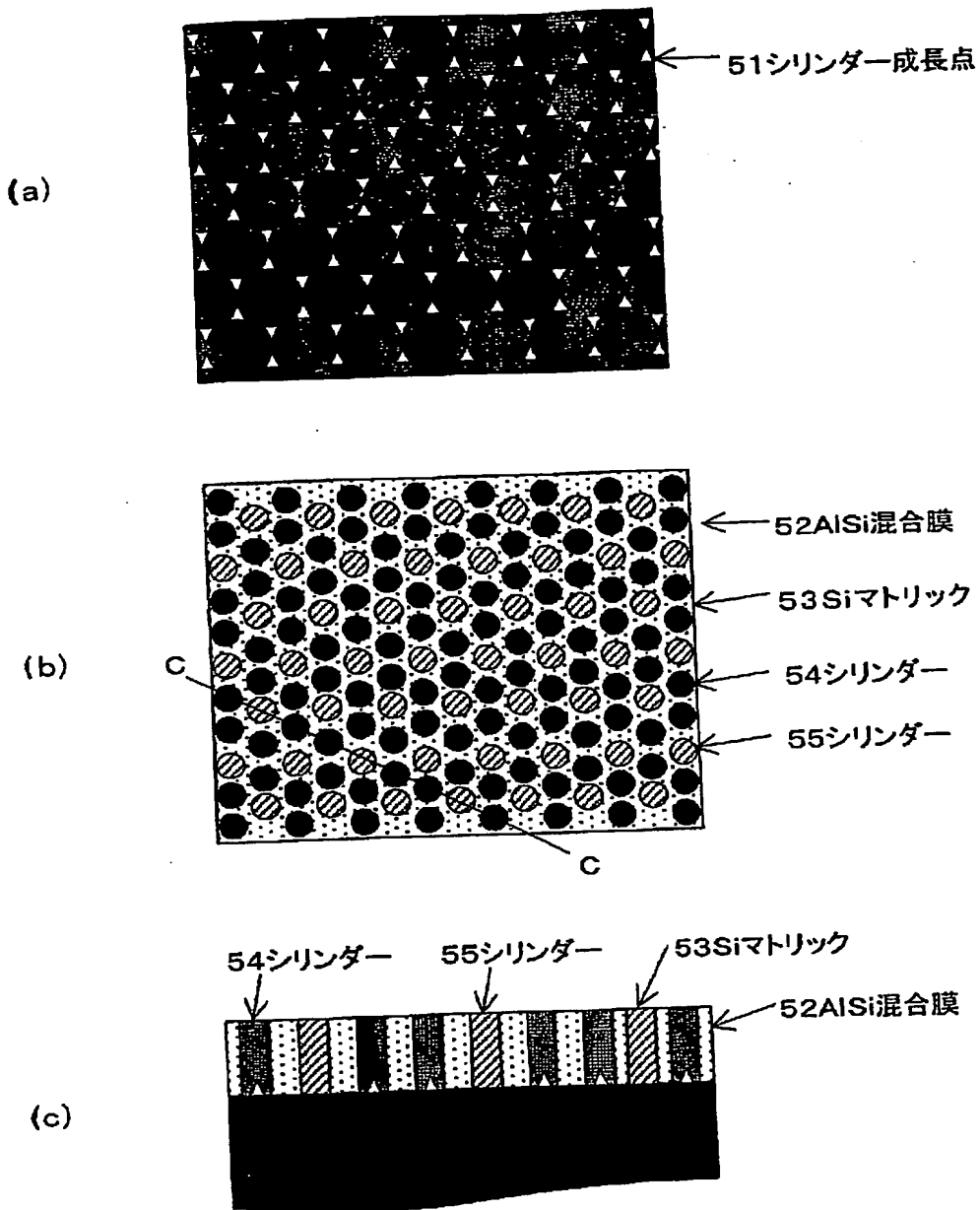
【図 3】



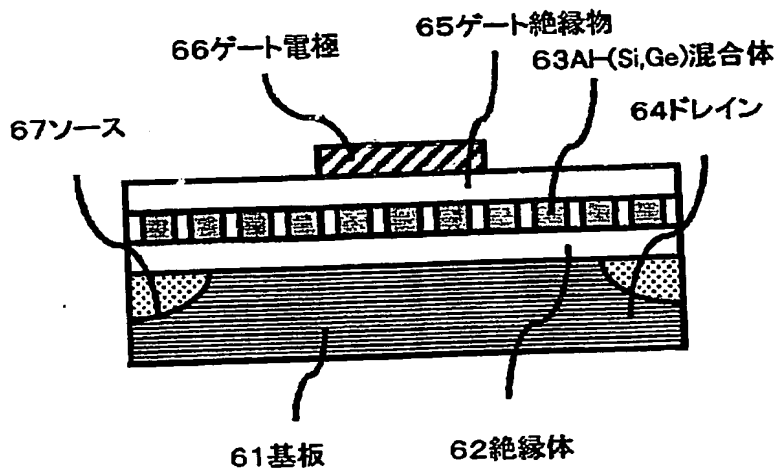
【図 4】



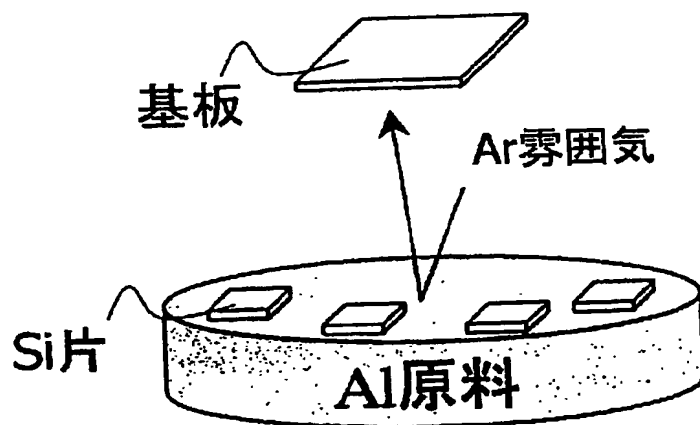
【図 5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 Al 主成分とするシリンドーを (Si, Ge) のマトリックス中に規則配列させる。

【解決手段】 Al を主成分とした複数のシリンドー 13 と、複数のシリンドーを取り囲む Si 又は / 及び Ge を主成分としたマトリックス領域 12 とを有する混合膜状のナノ構造体であって、混合膜 11 は Si 又は / 及び Ge の総量が 20 atomic % 以上 70 atomic % 以下の割合で含まれており、シリンドー 13 は規則配列しており、シリンドー 13 の径が 1 nm 以上 30 nm 以下であり、且つシリンドー 13 どうしの間隔が 30 nm 以下である

【選択図】 図 1

特願 2 0 0 2 - 3 6 3 1 2 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 1 0 0 7 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キャノン株式会社

This Page is inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images  
problems checked, please do not report the  
problems to the IFW Image Problem Mailbox**